

Convertidor multinivel DC/DC de alto voltaje en topología escalera¹

High Voltage DC/DC Multilevel Converter in Ladder Topology²

Conversor multinível DC/DC de alta voltagem topologia tipo escada³

Código SICI: 0123-2126(201206)16:1<117:CMDDC>2.3.TX;2-Q

Andrés Mauricio López-Cañón⁴

Rafael Fernando Díez-Medina⁵

Gabriel Perilla-Galindo⁶

Diego Alejandro Patiño-Guevara⁷

¹ Fecha de recepción: 6 de mayo de 2011. Fecha de aceptación: 15 de diciembre de 2011. Este artículo se deriva de un proyecto de investigación denominado *Convertidor multinivel de alto voltaje*, desarrollado por el grupo de investigación Control, Electrónica de Potencia y Gestión de la Innovación Tecnológica (CEPIT), de la Pontificia Universidad Javeriana, Bogotá, Colombia. Número de registro de la Vicerrectoría Académica 003231.

² Submitted on May 6, 2011. Accepted on December 15, 2011. This article is the result of the research project *High-Voltage Multilevel Converter*. Developed by the research group Control, Electrónica de Potencia y Gestión de la Innovación Tecnológica (CEPIT), Pontificia Universidad Javeriana, Bogotá, Colombia. Research registration number 003231.

³ Data de recepção: 6 de maio de 2011. Data de aceitação: 15 de dezembro de 2011. Este artigo deriva de um projeto de pesquisa denominado *Conversor multinível de alta voltagem*, desenvolvido pelo grupo de pesquisa Controle, Eletrônica de Potência e Gestão da Inovação Tecnológica (CEPIT), da Pontificia Universidade Javeriana, Bogotá, Colômbia. Número de registro da Pró-reitoria Acadêmica 003231.

⁴ Ingeniero electrónico, Pontificia Universidad Javeriana, Bogotá, Colombia. Estudiante de Maestría en Ingeniería Electrónica, Pontificia Universidad Javeriana. Profesor, Pontificia Universidad Javeriana. Correo electrónico: lopez.andres@javeriana.edu.co.

⁵ Ingeniero electrónico, Pontificia Universidad Javeriana, Bogotá, Colombia. Máster 2 Recherche, Université de Toulouse III, Francia. Docteur en Génie Électrique, Institut National Polytechnique de Toulouse, Francia. Profesor, Departamento de Ingeniería Electrónica, Pontificia Universidad Javeriana, Bogotá, Colombia. Correo electrónico: rdiez@javeriana.edu.co.

⁶ Ingeniero electrónico y Máster en Ingeniería Electrónica, Pontificia Universidad Javeriana, Bogotá, Colombia. Profesor, Pontificia Universidad Javeriana. Correo electrónico: gabriel.perilla@javeriana.edu.co.

⁷ Ingeniero electrónico, Universidad Nacional de Colombia, Manizales, Colombia. Maestría en Electrónica y Computadores, Universidad de los Andes, Bogotá, Colombia. Docteur en Automatique et Traitement Numérique du Signal, National Polytechnic Institute of Lorraine, Nancy, France. Profesor, Departamento de Ingeniería Electrónica, Pontificia Universidad Javeriana, Bogotá, Colombia. Correo electrónico: patino-d@javeriana.edu.co.

Resumen

En este artículo se analiza y se diseña un convertidor multinivel en topología escalera para una aplicación de alto voltaje (3.000 V). Este convertidor se compara con otra estructura conocida llamada *flying capacitors* y muestra su sencillez en la implementación y en el control. Adicionalmente, se analizan las caídas de voltaje de la topología escalera en función del número de celdas y de la corriente de carga. Por otro lado, se implementa el convertidor, que alcanza satisfactoriamente 3000 V, 100 mA y con los resultados obtenidos se validan los análisis teóricos. El convertidor se prueba con dos tipos diferentes de condensadores y, así, se determina cuál de ellos tiene el mejor desempeño.

Palabras clave

Electrónica de potencia, semiconductores, convertidores DC/DC, convertidores de corriente eléctrica.

Abstract

This article analyzes and designs a ladder multilevel converter topology for a high voltage application (3000 V). This converter is compared to other well-known structures called *Flying Capacitors* showing its simplicity for implementation and control. In addition, an analysis of the voltage drop of the ladder topology is carried out as a function of the number of cells and of the load current. Furthermore, the converter is implemented and successfully achieves 3000 V, 100 mA. The theoretical analysis is validated by the results. The converter is tested with two different types of capacitors in order to determine which one offers a better performance.

Keywords

Power electronics, semiconductors, DC/DC converter, electric current converters.

Resumo

Neste artigo analisa-se e desenha-se um conversor multinível em topologia tipo escada para uma aplicação de alta voltagem (3000 V). Este conversor é comparado com outra estrutura conhecida chamada *flying capacitors* e mostra sua simplicidade na implementação e no controle. Adicionalmente, analisam as quedas de voltagem a topologia tipo escada em função do número de celular e da corrente de carga. Por outro lado, implementa-se o conversor, que alcança satisfatoriamente 3000 V, 100 mA e com os resultados obtidos validam-se as análises teóricas. O conversor é testado com dois tipos diferentes de condensadores e, assim, determina-se qual deles tem o melhor desempenho.

Palavras chave

Eletrônica de potência, semicondutores, conversores DC/DC, conversores de corrente elétrica.

Introducción

Actualmente, los convertidores estáticos de energía se encuentran en gran variedad de aplicaciones en que se requiera la manipulación de la energía eléctrica. Esto es resultado del desarrollo que han tenido los dispositivos semiconductores de conmutación, que los hace más eficientes y económicos (Mohan et ál., 1995). El objetivo de un convertidor estático de energía es obtener una forma de onda de voltaje o corriente controlable a la salida usando como entrada otro voltaje o corriente.

Con el aumento del voltaje en los convertidores, los dispositivos de conmutación y almacenamiento se ven obligados también a aumentar sus voltajes permitidos de operación. Por esto, a comienzos de los años noventa surgieron nuevas topologías de convertidores, llamadas *convertidores multinivel* (Lai et ál., 1996; Rodríguez et ál., 2002; Meynard et ál., 1992), y desde entonces se han usado ampliamente en aplicaciones de alta potencia (Peng, 2000; Marchesoni et ál., 2004; Lee et ál., 2004). Incluso en algunos casos han alcanzado una eficiencia del 98% a 1 kW (Zhang et ál., 2004).

Estos convertidores utilizan dispositivos de conmutación de menor voltaje que las topologías habituales, lo que les permite manejar voltajes de varios kilovoltios usando componentes de apenas unos cientos de voltios. Otras de sus ventajas también incluyen menos distorsión armónica, para aplicaciones de corriente alterna (AC), y baja interferencia electromagnética (Zhang et ál., 2004). Aunque este tipo de convertidores generalmente utiliza más componentes de conmutación que las topologías habituales, algunas topologías multinivel, como la topología en escalera, no usan componentes magnéticos en su circuito de potencia, lo que reduce tamaño y costos.

Entre las topologías de convertidores multinivel más comunes se encuentran las de *diode clamping*, *flying capacitors* y de cascada. Estos convertidores, por lo general, poseen gran número de interruptores y de estados redundantes, lo que implica mayor complejidad en el sistema de control (Peng, 2000). Sin embargo,

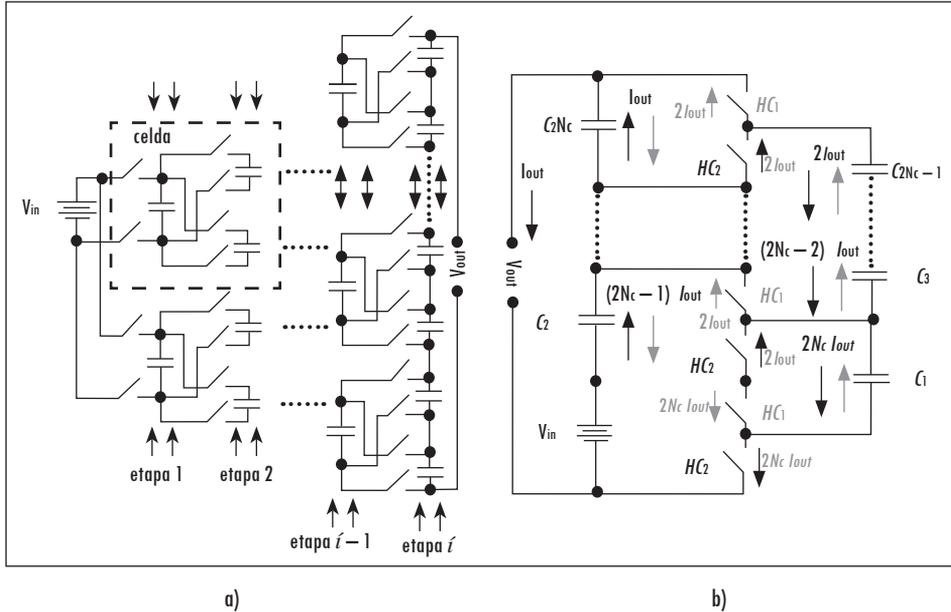
en aplicaciones de corriente continua/corriente continua (DC/DC) (Peng et ál., 2003), la topología en escalera, que es una versión simplificada de la topología *flying capacitors*, reduce el número de componentes de almacenamiento y de conmutación, al igual que reduce el número de señales de control (Douglas, 2009). Algunas de sus posibles aplicaciones pueden ser encontradas en (Álvarez et ál., 2006; Meynard et ál., 2002; Guerra Mutis et ál., 2001).

A pesar de que este tipo de convertidores son usados ampliamente, hoy en día (Ioinovici, 2001; Hsieh et ál., 2011), debido a su principio de funcionalidad, producen pérdidas indeseadas por el proceso de carga de los elementos que almacenan energía, que en este caso son condensadores. Además, se presentan pérdidas de conmutación y de conducción, debido a los picos de corriente producidos en la interconexión de dos condensadores con diferente voltaje (Ben-Yaakov, 2011; Kimball et ál., 2011). En (Yeung et ál., 2004), estos picos de corriente son reducidos usando técnicas de resonancia, que añaden una pequeña inductancia en serie con los condensadores y que impiden así los cambios abruptos de corriente; esto también reduce las pérdidas de conmutación. Sin embargo, en altas frecuencias estas inductancias contribuyen con las pérdidas en el convertidor (Zhang et ál., 2008).

Por otro lado, las pérdidas de conducción difícilmente pueden eliminarse, y en un convertidor multinivel con un gran número de interruptores y condensadores, las pérdidas pueden crecer significativamente con el número de celdas.

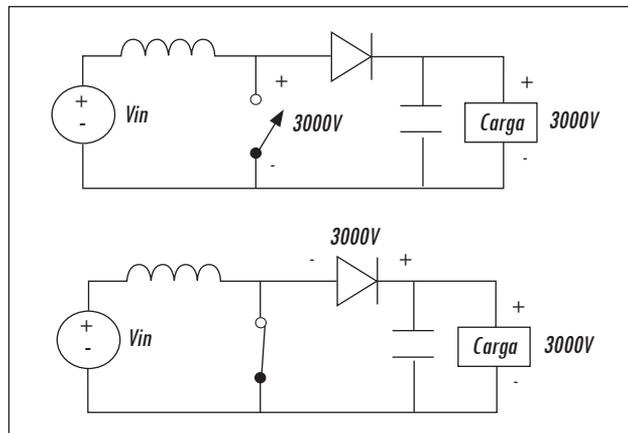
En este artículo se pretende realizar un convertidor DC/DC con voltaje y corriente de salida de 3000 V y 100 mA, respectivamente. Las topologías tomadas en cuenta en esta investigación son *flying capacitors* (figura 1a) y escalera (figura 1b). Se descartaron otras topologías por necesitar más componentes, transformadores y falta de bidireccionalidad. Con el fin de ilustrar la necesidad de un convertidor multinivel en aplicaciones DC de alto voltaje, la figura 2 muestra un elevador clásico de voltaje en configuración *boost* con salida de 3000 V. Se puede observar cómo en cada uno de los estados de conmutación, los interruptores deben soportar voltajes del mismo valor del voltaje de salida. Esto presenta un problema cuando se requiere voltaje de salida elevado, ya que interruptores de tan alto voltaje y con capacidad de conmutación a alta frecuencia no se fabrican con la tecnología actual. Una posible solución a este inconveniente es el uso de configuraciones multinivel, en las cuales los interruptores utilizados son de bajo voltaje, como se mostrará en la próxima sección.

Figura 1. a) Topología *flying capacitors* como elevador de voltaje. b) Topología escalera como elevador de voltaje



a) HC1: semiciclo 1; HC2: semiciclo 2; N_c : es el número de celdas.
Fuente: presentación propia de los autores.

Figura 2. Convertidor clásico elevador de voltaje: problema con el voltaje del interruptor cuando el diodo está conduciendo (arriba) y problema con el voltaje inverso del diodo cuando el interruptor está conduciendo (abajo)



Fuente: presentación propia de los autores.

El artículo está organizado de la siguiente forma: en la primera sección se comparan las topologías *flying capacitors* y escalera y se escoge la más adecuada para la aplicación que se va a trabajar. En la segunda sección se analiza la topología en escalera y se deduce matemáticamente la caída de voltaje en función del número de celdas. Finalmente, en la tercera sección se comprueban los resultados teóricos por medio de experimentación y se implementa el convertidor para la aplicación de 3.000 V y 100 mA.

1. Selección de la topología

Para realizar la selección de la topología se estudiaron las ventajas y las desventajas de diferentes convertidores multinivel usados como elevadores de voltaje DC/DC (Castaño et ál., 2010).

1.1. Topología *flying capacitors*

La topología *flying capacitors* se muestra en la figura 1a. Se puede observar que esta topología requiere un gran número de interruptores y de condensadores. En el caso ideal, en el cual no se tienen pérdidas ni de conmutación ni de conducción, el voltaje de salida del convertidor es:

$$V_{out} = n \cdot V_{in} \quad (1)$$

Donde n es la ganancia de voltaje del convertidor. El número de celdas necesarias para este convertidor es:

$$i = \text{ceil}(\log_2 n) \quad (2)$$

Donde $\text{ceil}(*)$ es el menor entero mayor que el argumento. El número de condensadores N_{cap} , y el número de interruptores N_s para esta topología en general son:

$$N_{cap} = \sum_{j=0}^{i-1} \text{floor}\left(\frac{n + \text{floor}(2^{j-1})}{2^j}\right) \quad (3)$$

$$N_s = 2N_{cap} \quad (4)$$

Donde $\text{floor}(*)$ es el mayor entero menor que el argumento.

Esta topología es comúnmente usada en convertidores DC/DC y DC/AC. La ventaja más importante de esta topología es que posee estados redundantes en los

interruptores, lo que la hace tolerante a fallas (Castaño et ál., 2010; Escalante et ál., 2001). Además, permite, usando diferentes combinaciones de la señales de control, obtener diferentes valores de voltaje a la salida, haciéndola adecuada para su uso como inversor.

1.2. Topología escalera

Partiendo de la topología *flying capacitors* y eliminando los estados redundantes, se puede disminuir el número de componentes y llegar a la topología en escalera de la figura 1b, en la cual el voltaje de salida en función del número de celdas N_c idealmente sería:

$$V_{out} = V_{in}(N_c + 1) \quad (5)$$

Y el número de condensadores N_{cap} , e interruptores N_s , necesarios es:

$$N_{cap} = 2N_c \quad (6)$$

$$N_s = N_{cap} + 2 \quad (7)$$

Para esta topología el número de interruptores y condensadores se reduce en comparación con la topología anterior. Además, solo son necesarias dos señales de control (HC1 y HC2) con ciclo útil constante a 50% y frecuencia constante. Por lo tanto, para poder controlar el voltaje de salida solamente es necesario variar V_{in} . Esta es una de las principales ventajas de esta topología en comparación con la topología *flying capacitors* (Castaño et ál., 2010). Sin embargo, por ser una versión simplificada de la topología *flying capacitors*, ve limitado su uso a aplicaciones DC/DC.

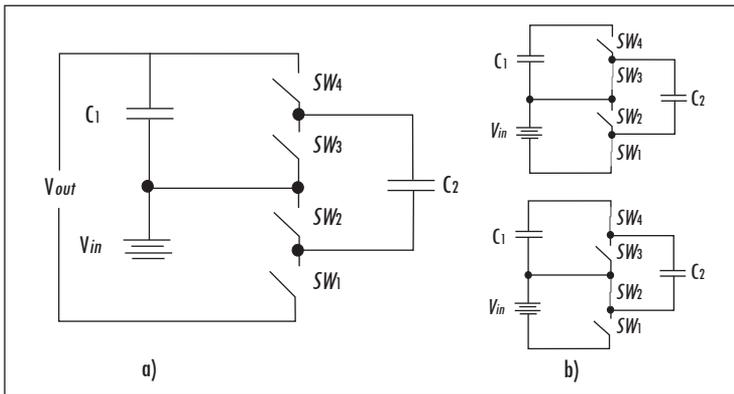
Es importante mencionar que las dos topologías anteriores usan interruptores y condensadores de voltaje igual o levemente mayor que el voltaje de entrada, el cual es una fracción del voltaje de salida. Por lo tanto, se pueden utilizar dispositivos comerciales para su construcción, solucionando el problema que se presenta en los convertidores clásicos, en los cuales el voltaje de los condensadores e interruptores tiene que ser mayor o igual que el voltaje de salida.

2. Análisis de la topología escalera

Debido a las ventajas y sencillez de la topología en escalera para aplicaciones DC/DC, se decide usarla como elevador de voltaje en este trabajo. La celda

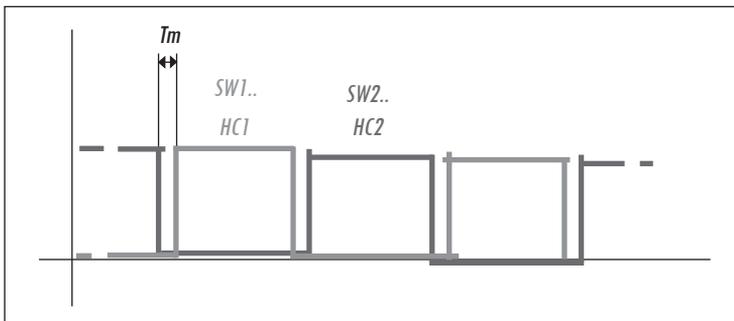
básica de la topología en escalera se muestra en la figura 3. Los interruptores con número impar (SW1 y SW3) tienen la misma señal de control con 50% ciclo útil; los interruptores con número par (SW2 y SW4) tienen una señal de control complementaria a la de los otros interruptores (figura 4).

Figura 3. Celda básica de la topología en escalera: a) circuito equivalente para HC1; b) circuito equivalente para HC2



Fuente: presentación propia de los autores.

Figura 4. Señales de control de los interruptores



T_m : tiempo muerto.

Fuente: presentación propia de los autores

Cuando los interruptores con número impar están encendidos, la fuente de entrada V_{in} queda conectada al condensador C_2 . El condensador se carga a un valor igual a V_{in} (figura 3a). En el otro semiciclo, con los interruptores pares encendidos, el condensador C_2 , que había sido cargado en el semiciclo anterior,

queda conectado al condensador C_1 y carga también un valor igual a V_{in} (figura 3b). De esta forma, se logra obtener un voltaje de salida de $2V_{in}$. Este principio se extiende para cualquier número adicional de celdas, como se muestra en la figura 1b).

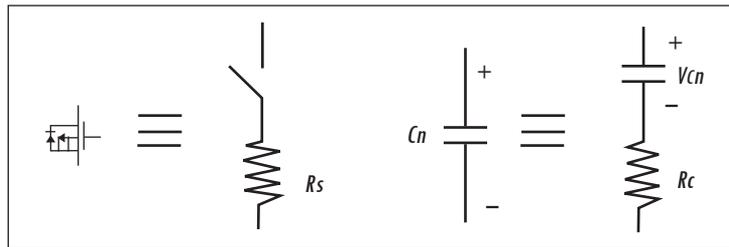
2.1. Pérdidas en conducción

Es necesario obtener una expresión en función del número de celdas N_c que permita calcular la caída de voltaje en la salida, debido a la corriente de carga, esto con el fin de dimensionar el voltaje de entrada y el número de celdas durante el diseño del convertidor en topología escalera.

Para el siguiente análisis se supondrá la forma de onda de corriente cuadrada en cada uno de los condensadores, es decir, para valores de capacitancia muy grandes ($> 1000 \mu\text{F}$) (Ngo et ál., 1994).

Los macromodelos del transistor y del condensador se ilustran en la figura 5. Estos constan de una resistencia de encendido R_s para los interruptores y una resistencia serie equivalente (ESR) R_c para los condensadores. El voltaje V_{cn} indica el voltaje del condensador interno.

Figura 5. Macromodelos del transistor y del condensador



R_s : resistencia de encendido del interruptor; R_c : resistencia serie equivalente (ESR) del condensador;
 V_{cn} : voltaje del condensador interno.

Fuente: presentación propia de los autores.

En estado estacionario, la carga del condensador debe estar balanceada, es decir, el promedio de la corriente de cada uno de estos en un periodo de conmutación es 0. Se puede observar también que para tener balance de carga el valor de corriente por los condensadores aumenta según la celda donde estos se encuentren (véase figura 1b).

A continuación se propone una forma de realizar el cálculo del voltaje de salida del convertidor para cada uno de los semiciclos en función de la corriente de salida I_{out} y del número de celdas N_c .

2.2. Estados $HC1 = off$ y $HC2 = on$

Es necesario calcular el voltaje del condensador C_1 de una forma distinta a la de los demás condensadores, ya que la corriente por los interruptores de la primera celda es distinta a la de las demás celdas. Por lo tanto, aplicando leyes básicas de circuitos, el voltaje V_{C_1} queda expresado de la siguiente forma

$$V_{C_1} = V_{in} - 2N_c I_{out} R_C - 2N_c I_{out} R_S - 2I_{out} R_S \quad (8)$$

Donde N_c es el número de celdas del convertidor. En general, el voltaje del condensador C_{2n+1} se puede expresar en términos del condensador C_{2n} de la siguiente manera:

$$V_{C_{2n+1}} = V_{C_{2n}} - (2N_c + 1 - 2n) I_{out} R_C - (2N_c - 2n) I_{out} R_C \quad (9)$$

Donde $n \in \{1, N_c - 1\}$. El voltaje de salida (V_{out}) es la suma del voltaje en cada uno de los condensadores con subíndice par en la ecuación (9) más la caída en cada una de las resistencias ESR de cada condensador. Teniendo en cuenta lo dicho, el voltaje de salida puede expresarse durante este semiciclo como:

$$V_{out1} = V_{in} + \left[\sum_{n=1}^{N_c-1} (V_{C_{2n}} - (2N_c + 1 - 2n) I_{out} R_C) \right] + V_{C_{2N_c}} - I_{out} R_C \quad (10)$$

2.3. Estados $HC1 = on$ y $HC2 = off$

Nuevamente es necesario calcular el voltaje del condensador C_2 de forma distinta. Este voltaje puede expresarse en términos de V_{C_1} de la siguiente forma:

$$V_{C_2} = V_{C_1} - 2N_c I_{out} R_C - 2N_c I_{out} R_S - 2I_{out} R_S - (2N_c - 1) I_{out} R_C \quad (11)$$

Igualmente puede expresarse de forma recursiva el voltaje del condensador $V_{C_{2j}}$ así:

$$V_{C_{2j}} = V_{C_{2j-1}} - (2N_c + 1 - 2j) I_{out} R_C - (2N_c + 2 - 2j) I_{out} R_C \quad (12)$$

Con $j = n + 1$. El voltaje de salida, al igual que en el caso anterior, se puede expresar durante este semiciclo como:

$$V_{out2} = V_{in} + V_{C_2} + (2N_c - 1) I_{out} R_C + \left[\sum_{k=2}^{N_c} (V_{C_{2k}} + (2N_c + 1 - 2k) I_{out} R_C) \right] \quad (13)$$

2.4. Voltaje de salida

Como el ciclo útil de trabajo es constante e igual a $\frac{1}{2}$, el promedio del voltaje de salida $\overline{V_{out}}$ de los dos casos anteriores será:

$$\overline{V_{out}} = \frac{V_{out1} + V_{out2}}{2} = V_{in} + \sum_{m=1}^{N_c} V_{C_{2m}} \quad (14)$$

Despejando de la ecuación (9) $V_{C_{2n}}$, e igualándolo con la ecuación (12) obtenemos en términos de n :

$$V_{C_{2n+2}} = V_{C_{2n}} - 4I_{out} R_c (2N_c - 2n) \quad (15)$$

Las condiciones iniciales de esta ecuación de diferencia se obtienen de las ecuaciones (8) y (11). Despejando V_{C_2} se obtiene:

$$V_{C_2} = V_{in} - I_{out} R_c (6N_c - 1) - 4I_{out} R_s (3N_c + 4) \quad (16)$$

Resolviendo la ecuación de diferencia (15), el voltaje en los condensadores es:

$$V_{C_{2m}} = V_{in} - 4I_{out} R_s (N_c + 1) - I_{out} R_c (2N_c (4m - 1) - 4m^2 + 4m - 1) \quad (17)$$

Con $m \in [2, N_c]$. Ahora usando la ecuación (14) se puede calcular V_{out} , teniendo como resultado:

$$\overline{V_{out}} = V_{in} (N_c + 1) - 4N_c I_{out} R_s (N_c + 1) - I_{out} N_c R_c \frac{(8N_c^2 + 6N_c + 1)}{3} \quad (18)$$

Por ejemplo, para el caso de la figura 3, el número de celdas es 1; por lo tanto $N_c = 1$. Suponiendo $I_{out} = 0$ obtenemos:

$$\overline{V_{out}} = V_{in} (N_c + 1) = 2V_{in}$$

Este es el voltaje de salida ideal que decrecerá con el aumento en la corriente de salida. En (Kimball et ál., 2011) este problema es tratado como un sistema dinámico y su desarrollo se basa en modelos en variables de estado. Sin embargo, al usar estos modelos dificulta generalizar el método para cualquier número de niveles.

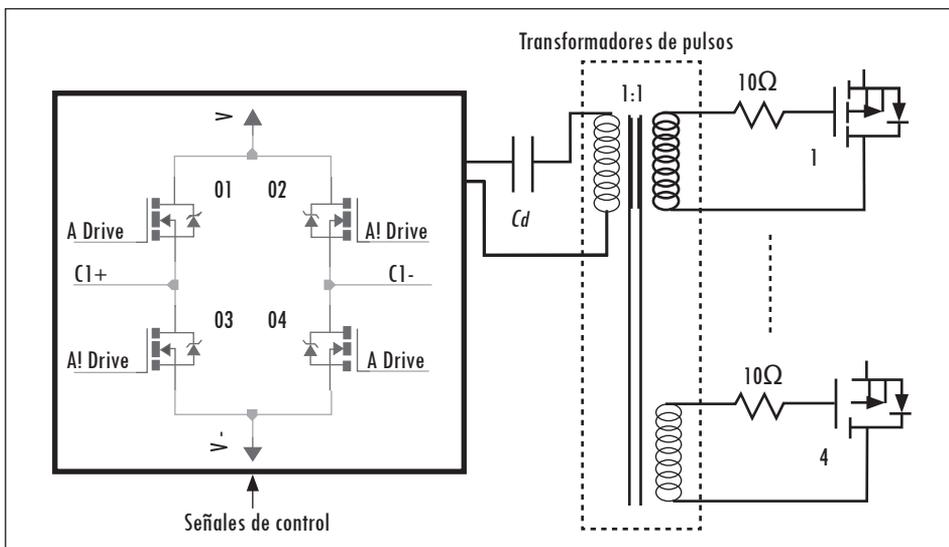
3. Diseño e implementación del convertidor multinivel en escalera

3.1. Manejo de las señales de *gate*

Para manejar las señales de *gate*, como se ilustró en la figura 4, se usaron cuatro transformadores de pulsos, cada uno con cuatro embobinados secundarios. Estos se construyeron con un aislamiento de más de 3.000 V entre cada uno de sus embobinados. El esquema de manejo para las señales de control se ilustra en la figura 6.

Los transformadores de pulsos se manejan por dos puentes completos referencia H L6203, que se encargan de entregar la corriente para encender los transistores. Las señales generadas por los puentes H están entre 15 V y -15 V, con un ciclo útil de 50%. Un puente H genera la señal HC1 y el otro la complementaria HC2. El condensador C_d es un condensador de desacople de 1 μ F para eliminar el posible componente DC de la señales de control.

Figura 6. Manejo de las señales de *gate* por medio de transformadores de pulsos



Fuente: presentación propia de los autores.

3.2. Influencia del material de los condensadores del convertidor

Esta sección muestra la importancia en la selección de los condensadores del convertidor. De manera específica se realizará la comparación experimental entre dos tipos de condensadores, como se indican en la tabla 1.

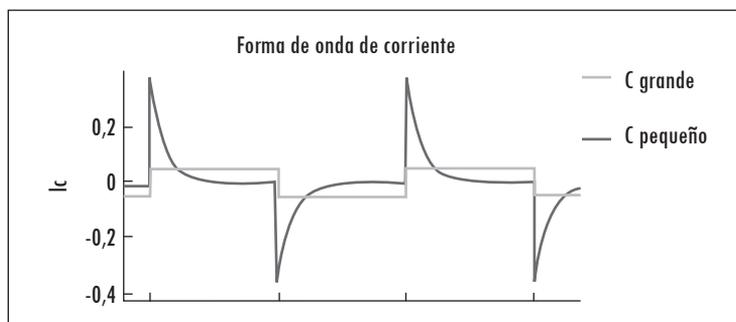
Tabla 1. Tipos de condensadores

	Capacitancia (μF)	ESR (Ω)	Voltaje (V)	Material
C_a	1,0	11	450	Aluminio (electrolítico)
C_b	2,2	2	450	Poliéster

Fuente: presentación propia de los autores.

Las señales de corriente en los condensadores pueden ser de dos formas diferentes, como se muestra en la figura 7. La forma de onda será cuadrada cuando la constante de tiempo asociada al condensador es muy grande comparada con el tiempo de cada semiciclo. Ello impide que el condensador se descargue durante el semiciclo respectivo (Gitau et ál., 2009).

Figura 7. Formas de onda de corriente según el condensador

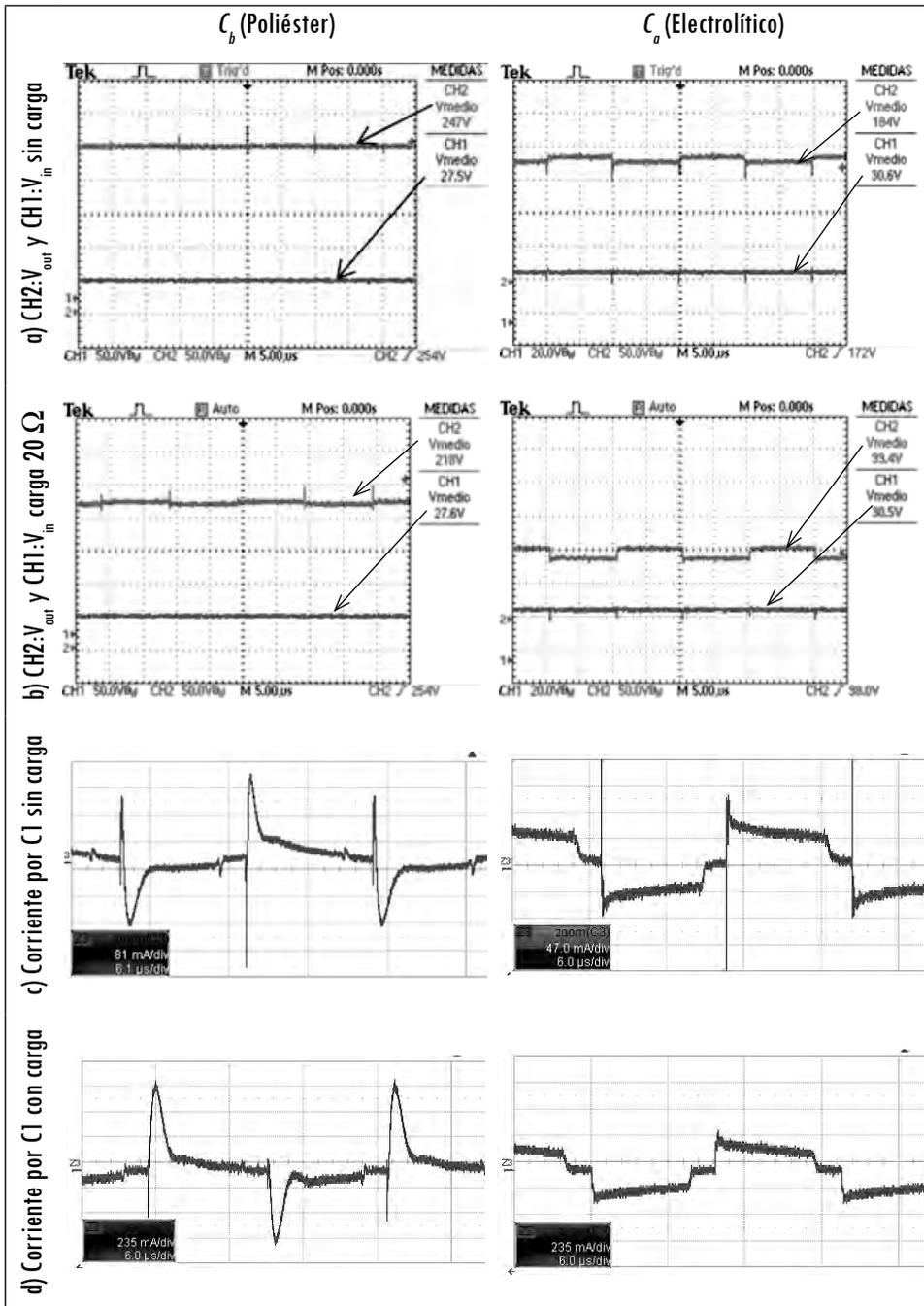


Fuente: presentación propia de los autores.

La segunda forma de onda de corriente se tendrá cuando la constante de tiempo asociada al condensador no es mucho mayor que la duración del semiciclo; en este caso la corriente será de forma exponencial. Vale la pena aclarar que el promedio de corriente en el condensador durante los semiciclos es el mismo para los dos casos, lo que valida el procedimiento realizado en la sección 1.

Como se muestra a continuación, se pudo observar, mediante experimentación, que los condensadores electrolíticos C_a produjeron más pérdidas y más caídas de voltaje que los condensadores de poliéster C_b . En las figuras 8a y 8b se muestra la elevación de voltaje realizada por el convertidor sin carga y con carga, respectivamente. Se observa mayor rizado y mayor caída de voltaje cuando se utilizan los condensadores electrolíticos C_b . En las figuras 8c y 8d se ilustran la corriente en el condensador C_1 , sin carga y con carga, respectivamente. Estas figuras confirman el análisis teórico realizado.

Figura 8. Resultados experimentales

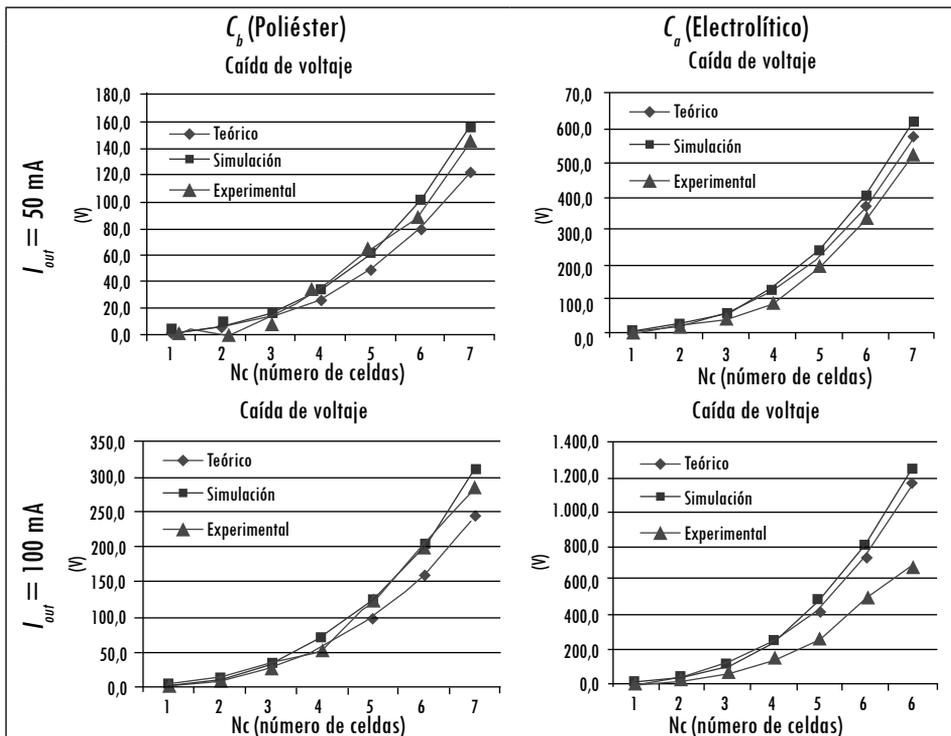


Fuente: presentación propia de los autores.

3.3. Caídas de voltaje para diferentes niveles

A continuación se comparan los cálculos de caídas de voltaje teórica (ecuación 18) con las mediciones hechas en simulaciones y de forma experimental. Se realizaron las comparaciones variando el número de celdas del convertidor desde 1 hasta 7: con corriente de carga de 50 mA, 100 mA, y con $V_{in} = 300$ V. Se muestra que tanto los resultados de simulación como los experimentales coinciden satisfactoriamente con los cálculos teóricos para los dos tipos de condensadores. Sin embargo, para el condensador C_b los resultados de simulación y experimentales presentan un mayor error respecto a los cálculos teóricos, esto es debido a que se supuso una forma de onda cuadrada, y como se puede ver en la figura 8d, este tiene formas de onda exponenciales, las cuales tienen un mayor valor RMS, lo que produce mayores pérdidas (Gitau et ál., 2009). No obstante, para el condensador C_a , el error de los cálculos teóricos es menor (5%), tanto para los resultados de simulación como para los resultados experimentales con $I_{out} = 50$ mA, esto debido a que su forma de onda de corriente es aproximadamente cuadrada.

Figura 9. Comparación caídas de voltaje teórico, simulación y experimental



Fuente: presentación propia de los autores.

A pesar de la forma de onda de corriente exponencial de los condensadores de poliéster C_p , en general, se puede observar que producen menor caída de voltaje que los condensadores electrolíticos C_e , y por lo tanto una mayor eficiencia.

4. Conclusiones

Se analizó y se implementó un convertidor multinivel en topología en escalera para una aplicación DC/DC y se alcanzó satisfactoriamente un voltaje y corriente de salida de 3000 V y 100 mA, respectivamente. Se comparó con otra topología multinivel *FLYING Capacitors* y se determinó que la topología en escalera requiere menor número de componentes y señales de control. Posteriormente, se realizó un análisis teórico de las caídas de voltaje del convertidor en función del número de celdas y se obtuvo de esta forma una manera de dimensionar correctamente el convertidor.

Se comparó en la práctica el desempeño de dos tipos diferentes de condensadores y se validaron los análisis teóricos con mediciones experimentales y simulaciones. Se pudo determinar, basándose en estos resultados, que el condensador de poliéster produce menor caída de voltaje que el condensador electrolítico, y por lo tanto un mejor desempeño.

Referencias

- ÁLVAREZ, J. C.; MOLINA, J. E. y SARMIENTO, R. Diseño y construcción de una fuente de descargas pulsadas de alto voltaje para estudio espectral de gases nobles ionizados. *Revista Colombiana de Física*. 2006, vol. 38, núm. 2.
- BEN-YAAKOV, S. *On the influence of switch resistances on switched capacitor converters losses*. s. l.: IEEE Transactions on Industrial, 2011.
- CASTAÑO, J. A. et ál. *Small Scale Prototype of a DC/DC Multilevel*. Bogotá: Proc. IEEE ANDESCON, 2010.
- DOUGLAS, M. *A Design methodology for switched-capacitor DC-DC converters*. PhD Thesis, 2009.
- ESCALANTE, M. F.; VANNIER, J.-C. y ARZANDE, A. Flying capacitor multilevel inverters and dte motor drive applications. *IEEE Transactions*. 2001, vol. 49, pp. 809-815.
- GITAU, M. N.; KONGA, C. K. y WESTHUIZEN, J. G. *Loss reduction in generalised multilevel converters*. s. l.: Africon, 2009.
- GUERRA MUTIS, M. H.; PELÁEZ URIBE, C. V. y CABANZO HERNÁNDEZ, R. Obtención de un plasma jet a partir de una descarga de barrera a presión atmosférica. *Revista Colombiana de Física*. 2001, vol. 33, núm. 2, pp. 213-216.
- HENRY, J. y KIMBALL, J. W. Practical performance analysis of complex switched-capacitor converters. *IEEE Transactions on Power Electronic*. 2011, vol. 26, núm. 1, pp. 127-136.

- HSIEH Y.-P., CHEN, J.-F.; LIANG, T.-J. y YANG, L.-S. Novel high step-up DC-DC converter with coupled-inductor and switched-capacitor techniques. *IEEE Transactions on Industrial Electronics*. 2011, vol. 59, núm. 2, pp. 998-1007.
- IOINOVICI, A. Switched-capacitor power electronics circuits. *IEEE Circuits and Systems Magazine*. 2001, vol. 1, pp. 37-42.
- LAI, J.-S. y PENG, F. Z. Multilevel converters-a new breed of power converters. *IEEE Transactions on Industry Applications*. 1996, vol. 32, núm. 3, pp. 509-517.
- LEE, K.-Y. y LAI, Y.-S. A novel magnetic-less bi-directional DC-DC converter. *IECON 30th Annual Conference of IEEE*, 2004, pp. 1014-1017.
- MARCHESONI, M. y VACCA, C. A new DC-DC converter structure for power flow management in fuel-cell electric vehicles with energy storage systems. *Power Electronics Specialists Conference, 2004. PESC 04. 2004 IEEE 35th Annual*, 2004, pp. 683-689.
- MEYNARD, T. A. y FOCH, H. Multi-level conversion: high voltage choppers and voltage-source inverters. *Power Electronics Specialists Conference, 1992. PESC '92 Record., 23rd Annual IEEE*, 1992, pp. 397-403.
- MEYNARD, T. A. et ál. Multicell converters: basic concepts and industry applications. *IEEE Transactions on Industrial Electronics*. 2002, vol. 49, núm. 5, pp. 955-964.
- MOHAN, N.; UNDELAND, T. y ROBINS, N. Y. *Power electronics converters, aplicaciones and designs*. New York: Jhon Wley & Sons, 1995.
- NGO, K. D. T. y WEBSTER, R. Steady-state analysis and design of a switched-capacitor DC-DC converter. *IEEE Transactions on Aerospace and Electronic Systems*. 1994, vol. 30, núm. 1, pp. 92-101.
- PENG, F. Z. A generalized multilevel inverter topology with self voltage balancing. *Industry Applications Conference. Conference Record of the 2000 IEEE*, 2000, pp. 2024-2031.
- PENG, F. Z.; ZHANG, F. y QIAN, Z. A magnetic-less DC-DC converter for dual-voltage automotive systems. *IEEE Transactions on Industry Applications*. 2003, vol. 39, núm. 2, pp. 511-518.
- RODRÍGUEZ, J.; LAI, J.-S. y PENG, F. Z. Multilevel inverters: a survey of topologies, controls, and applications. *IEEE Transactions on Industrial Electronics*. 2002, vol. 49, núm. 4, pp. 724-738.
- YEUNG, Y. P. B. et ál. Unified analysis of switched-capacitor resonant converters. *IEEE Transactions on Industrial Electronics*. 2004, vol. 51, pp. 864-873.
- ZHANG, F. et ál. A new design method for high-power high-efficiency switched-capacitor DC-DC converters. *IEEE Transactions on Power Electronics*. 2008, vol. 23, pp. 832-840.
- ZHANG, F.; PENG, F. Z. y QIAN, Z. Study of the multilevel converters in DC-DC applications. *Power Electronics Specialists Conference. PESC 04. 2004 IEEE 35th Annual*, 2004, pp. 1702-1706.

